

特許協力条約

PCT

特許性に関する国際予備報告（特許協力条約第二章）

(法第 12 条、法施行規則第 56 条)
〔PCT36 条及び PCT 規則 70〕

REC'D 22 MAR 2006

WIPO

PCT

出願人又は代理人 の書類記号 M04-Y-399CT1	今後の手続きについては、様式PCT/IPA/416を参照すること。	
国際出願番号 PCT/JP2005/002159	国際出願日 (日.月.年) 14.02.2005	優先日 (日.月.年) 16.04.2004
国際特許分類 (IPC) Int.Cl. G05F3/28 (2006.01)		
出願人 (氏名又は名称) 松下電器産業株式会社		

1. この報告書は、PCT35条に基づきこの国際予備審査機関で作成された国際予備審査報告である。法施行規則第57条（PCT36条）の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
3. この報告には次の附属物件も添付されている。
 - a. 附属書類は全部で 4 ページである。
 - 補正されて、この報告の基礎とされた及び／又はこの国際予備審査機関が認めた訂正を含む明細書、請求の範囲及び／又は図面の用紙（PCT規則70.16及び実施細則第607号参照）
 - 第I欄4.及び補充欄に示したように、出願時における国際出願の開示の範囲を超えた補正を含むものとこの国際予備審査機関が認定した差替え用紙
 - b. 電子媒体は全部で _____ (電子媒体の種類、数を示す)。
配列表に関する補充欄に示すように、電子形式による配列表又は配列表に関連するテーブルを含む。
(実施細則第802号参照)
4. この国際予備審査報告は、次の内容を含む。
 - 第I欄 国際予備審査報告の基礎
 - 第II欄 優先権
 - 第III欄 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
 - 第IV欄 発明の単一性の欠如
 - 第V欄 PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
 - 第VI欄 ある種の引用文献
 - 第VII欄 国際出願の不備
 - 第VIII欄 国際出願に対する意見

国際予備審査の請求書を受理した日 08.08.2005	国際予備審査報告を作成した日 02.03.2006
名称及びあて先 日本国特許庁 (I P E A / J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 川端 修 電話番号 03-3581-1101 内線 3358 3V 3736

第I欄 報告の基礎

1. 言語に関し、この予備審査報告は以下のものを基礎とした。

出願時の言語による国際出願

出願時の言語から次の目的のための言語である _____ 語に翻訳された、この国際出願の翻訳文

国際調査 (PCT規則12.3(a)及び23.1(b))

国際公開 (PCT規則12.4(a))

国際予備審査 (PCT規則55.2(a)又は55.3(a))

2. この報告は下記の出願書類を基礎とした。(法第6条 (PCT第14条) の規定に基づく命令に応答するために提出された差替え用紙は、この報告において「出願時」とし、この報告に添付していない。)

出願時の国際出願書類

明細書

第 1-4、6-12 ページ、出願時に提出されたもの
 第 5、5/1 ページ*、08.08.2005 付けで国際予備審査機関が受理したもの
 第 _____ ページ*、_____ 付けで国際予備審査機関が受理したもの

請求の範囲

第 2-7 項、出願時に提出されたもの
 第 _____ 項*、PCT第19条の規定に基づき補正されたもの
 第 1 項*、08.08.2005 付けで国際予備審査機関が受理したもの
 第 _____ 項*、_____ 付けで国際予備審査機関が受理したもの

図面

第 1-5 ページ、出願時に提出されたもの
 第 _____ ページ/図*、_____ 付けで国際予備審査機関が受理したもの
 第 _____ ページ/図*、_____ 付けで国際予備審査機関が受理したもの

配列表又は関連するテーブル

配列表に関する補充欄を参照すること。

3. 指定により、下記の書類が削除された。

明細書 第 _____ ページ
 請求の範囲 第 _____ 項
 図面 第 _____ ページ/図
 配列表 (具体的に記載すること) _____
 配列表に関連するテーブル (具体的に記載すること) _____

4. この報告は、補充欄に示したように、この報告に添付されかつ以下に示した補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかつたものとして作成した。(PCT規則70.2(c))

明細書 第 _____ ページ
 請求の範囲 第 _____ 項
 図面 第 _____ ページ/図
 配列表 (具体的に記載すること) _____
 配列表に関連するテーブル (具体的に記載すること) _____

* 4. に該当する場合、その用紙に "superseded" と記入されることがある。

第V欄 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲 1-7	有
	請求の範囲	無
進歩性 (I S)	請求の範囲 1-7	有
	請求の範囲	無
産業上の利用可能性 (I A)	請求の範囲 1-7	有
	請求の範囲	無

2. 文献及び説明 (PCT規則70.7)

以下の文献は、国際調査報告で引用されたものである。

文献1: J P 2000-181554 A (松下電器産業株式会社) 2000. 06. 30、段落【0044】-【0058】、図1 (ファミリーなし)
 文献2: J P 2003-131749 A (沖電気工業株式会社) 2003. 05. 09、請求項5、【0058】、【0064】、【0093】、【0099】、【0131】、【0137】、【0162】、【0169】、【0175】、【0183】、図2、4、6、8、10、12、14、16、18、20 & US2003/80806A1

請求の範囲1に係る発明は、第2のP型トランジスタ他を備えたバンドギャップリファレンス回路とスタートアップ回路とを有する基準電圧発生回路において、スタートアップ回路は、バンドギャップリファレンス回路の第2のP型トランジスタのドレイン端子と接地電位の間に配置され、スタートアップ回路の消費電流は第2のP型トランジスタのドレイン端子より供給され、第2のトランジスタのドレイン電流がほぼ零値のときにそのドレイン電流を増大させることが主題事項である。

一方、文献1には、本願請求の範囲1の発明の前提技術であるバンドギャップリファレンス回路とスタートアップ回路とを有する基準電圧発生回路が記載されている。文献2には、バンドギャップリファレンス回路の適所にプルダウン回路からなるスタートアップ回路を接続することが記載されている。

請求の範囲1の発明と文献1及び2の発明を対比すると、請求の範囲1では、スタートアップ回路は、バンドギャップリファレンス回路の第2のP型トランジスタのドレイン端子と接地電位の間に配置され、スタートアップ回路の消費電流は第2のP型トランジスタのドレイン端子より供給されるのに対し、文献1及び2ではそのような構成は無い点で相違する。この構成により、請求の範囲1の発明は、異常安定点にあるときでも、正常安定点にあるときでも、スタートアップ回路による消費電流の増加がないという格別な効果がある。したがって、請求の範囲1の発明は、新規性及び進歩性を有している。

請求の範囲2-7は、いずれも請求の範囲1に従属しており、同様に新規性及び進歩性を有している。

請求の範囲1-7の発明は、産業上の利用可能性があることは明らかである。

プロセスは、前記バンドギャップリファレンス回路の第2のP型トランジスタのドレイン端子と接地電位の間に配置され、前記スタートアップ回路の消費電流は前記第2のP型トランジスタのドレイン端子より供給され、前記第2のP型トランジスタのドレイン電流がほぼ零値のときにそのドレイン電流を増大させることを特徴とする。

- [0016] 本発明は、前記基準電圧発生回路において、前記スタートアップ回路は、ゲート端子が前記基準電圧出力端子に接続されたP型トランジスタであることを特徴とする。
- [0017] 本発明は、前記基準電圧発生回路において、前記スタートアップ回路は、ゲート端子が前記基準電圧出力端子に接続されたP型トランジスタと、前記P型トランジスタのソース端子と前記バンドギャップリファレンス回路の第2のP型トランジスタのドレイン端子との間に配置された電流発生素子とを有することを特徴とする。
- [0018] 本発明は、前記基準電圧発生回路において、前記電流発生素子は、抵抗素子であることを特徴とする。
- [0019] 本発明は、前記基準電圧発生回路において、前記電流発生素子は、ダイオード素子であることを特徴とする。
- [0020] 本発明は、前記基準電圧発生回路において、前記電流発生素子は、ゲート端子がドレイン端子に接続されたトランジスタであることを特徴とする。
- [0021] 本発明は、前記基準電圧発生回路において、前記電流発生素子は、ゲート端子が一定電圧に固定されたトランジスタであることを特徴とする。
- [0022] 以上により、本発明では、バンドギャップリファレンス回路が異常安定点にある際には、第2のP型トランジスタのドレイン電流はほぼ零値であるが、スタートアップ回路がそのドレイン電流を増大させるので、バンドギャップリファレンス回路では、第1のP型トランジスタのドレイン電流が増大して、基準電圧出力端子の出力電圧も上昇し、これに伴い帰還型制御回路が前記基準電圧出力端子の出力電圧を正常安定点で安定するように制御する。この正常安定点では、第2のP型トランジスタのドレイン電流のほとんどは帰還型制御回路に流れ、スタートアップ回路に流れる電流値は少ないので、電流消費は少ない。
- [0023] 特に、本発明では、基準電圧出力端子が異常安定点にある際には、その基準電圧出力端子の電圧は接地電位に近い電圧であるが、この時、スタートアップ回路に備

えるP型トランジスタは、ゲート－ソース間電圧が大きくなるので、バンドギャップリファ

請求の範囲

[1] (補正後) 基準電圧出力端子から一定電圧の基準電圧を発生する基準電圧発生回路であつて、

陰極が接地電位に接続された第1のダイオード素子、

前記第1のダイオード素子とは電流密度が異なり、且つ陰極が接地電位に接続された第2のダイオード素子、

前記第2のダイオード素子の陽極に一端が接続された第1の抵抗素子、

前記第1の抵抗素子の他端に一端が接続され、他端が前記基準電圧出力端子に接続された第2の抵抗素子、

前記第1のダイオード素子の陽極に一端が接続され、他端が前記基準電圧出力端子に接続された第3の抵抗素子、

前記基準電圧出力端子に電流を供給する第1のP型トランジスタ、

ゲート端子が自己のドレイン端子及び前記第1のP型トランジスタのゲート端子に接続された第2のP型トランジスタ、及び、

前記第1のダイオード素子の陽極の電圧と前記第1及び第2の抵抗素子同士の接続点の電圧とが等しくなるように前記第2のP型トランジスタのドレイン電流を制御する帰還型制御回路を有するバンドギャップリファレンス回路と、

前記バンドギャップリファレンス回路の基準電圧出力端子の出力電圧が異常安定点にあるとき正常安定点に移行させるスタートアップ回路とを備え、

前記スタートアップ回路は、前記バンドギャップリファレンス回路の第2のP型トランジスタのドレイン端子と接地電位の間に配置され、前記スタートアップ回路の消費電流は前記第2のP型トランジスタのドレイン端子より供給され、前記第2のP型トランジスタのドレイン電流がほぼ零値のときにそのドレイン電流を増大させる

ことを特徴とする基準電圧発生回路。

[2] 請求項1記載の基準電圧発生回路において、

前記スタートアップ回路は、ゲート端子が前記基準電圧出力端子に接続されたP型トランジスタである

ことを特徴とする基準電圧発生回路。

[3] 請求項1記載の基準電圧発生回路において、